

09.07.2004

日本特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日      2003年 7月11日  
Date of Application:

出願番号      特願2003-273258  
Application Number:

[ST. 10/C]: [JP2003-273258]

出願人      NECプラズマディスプレイ株式会社  
Applicant(s):

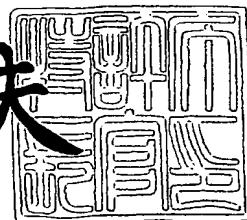
REC'D 06 AUG 2004
WIPO PCT

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 6月21日

特許長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 23710069  
【提出日】 平成15年 7月11日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H03K 19/20  
【発明者】  
【住所又は居所】 東京都港区芝五丁目7番1号 NECプラズマディスプレイ株式会社内  
【氏名】 井上 俊明  
【特許出願人】  
【識別番号】 000232151  
【氏名又は名称】 NECプラズマディスプレイ株式会社  
【代理人】  
【識別番号】 100102864  
【弁理士】  
【氏名又は名称】 工藤 実  
【手数料の表示】  
【予納台帳番号】 053213  
【納付金額】 21,000円  
【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9905262

**【書類名】特許請求の範囲****【請求項 1】**

デジタル画像処理装置のデータ転送方法において、  
 n ビットの第一 2 値電圧データを  $2^n$  値の多値電流データに変換する電圧電流変換手段  
 と、  
 前記多値電流データを転送するデータ転送手段と、  
 前記多値電流データを受信し、判別して( $2^n - 1$ )ビットの 2 値電流データに変換する電  
 流比較手段と、  
 前記 2 値電流データを( $2^n - 1$ )ビットの第二 2 値電圧データに変換する電流電圧変換手  
 段と、  
 前記第二 2 値電圧データを前記第一 2 値電圧データに復元する計数手段と、  
 を含む、  
 データ転送方法。

**【請求項 2】**

デジタル画像処理装置のデータ転送回路において、  
 n ビットの第一 2 値電圧データを  $2^n$  値の多値電流データに変換する電圧電流変換回路  
 と、  
 前記多値電流データを転送するデータ転送線と、  
 前記多値電流データを受信し、判別して( $2^n - 1$ )ビットの 2 値電流データに変換する電  
 流比較回路と、  
 前記 2 値電流データを( $2^n - 1$ )ビットの第二 2 値電圧データに変換する電流電圧変換回  
 路と、  
 前記第二 2 値電圧データを前記第一 2 値電圧データに復元する計数回路と、  
 を具備する、  
 データ転送回路。

**【請求項 3】**

請求項 2 に記載されたデータ転送回路において、  
 前記電圧電流変換回路が、 $2^i$  ( $i = 0 \dots n-1$ ) に比例する電流値を出力するカレントミラ  
 ー回路群を具備し、  
 前記電圧電流変換回路は、n ビットの入力  $x_i$  ( $i = 0 \dots n-1$ ) に応じて  $\sum 2^i x_i$  に比例する  
 電流値を、前記カレントミラー回路群の出力電流を重ね合わせることによって生成する、  
 データ転送回路。

**【請求項 4】**

請求項 2 に記載されたデータ転送回路において、  
 前記電流比較回路は、前記多値電流データを( $2^n - 1$ )個の独立した電流回路に複製する  
 カレントミラー回路と、前記多値電流データを判別可能な( $2^n - 1$ )個の閾値電流源とを具  
 備し、  
 前記各カレントミラー回路の出力電流値と前記各閾値電流源の出力電流値を比較して、  
 ( $2^n - 1$ ) ビットの 2 値電流データを出力する、  
 データ転送回路。

**【請求項 5】**

請求項 2 に記載されたデータ転送回路において  
 前記電流電圧変換回路が、レベル変換を行う電流源と、カレントミラー回路とを具備し  
 、  
 前記電流電圧変換回路は、( $2^n - 1$ ) ビットの前記 2 値電流データを( $2^n - 1$ ) ビットの前  
 記第二 2 値電圧データに変換する、  
 データ転送回路。

**【請求項 6】**

請求項 2 に記載されたデータ転送回路において、  
 前記計数回路が、( $2^n - 1$ ) ビットの前記第二 2 値電圧データを入力とし、論理”1” の

数を計数して2進数で出力することにより、前記第一2値電圧データを復元する論理回路を具備する、  
データ転送回路。

**【請求項7】**

請求項3に記載されたデータ転送回路において、  
前記電圧電流変換回路は、  
ソース端子が電源端子に接続され、ゲート端子とドレイン端子が接続される第一トランジスタと、  
ゲート端子に外部からの前記第一2値電圧データを与えられ、ドレイン端子が前記第一トランジスタのドレイン端子に接続される第二トランジスタと、  
ソース端子が電源端子に接続され、ゲート端子が前記第一トランジスタのゲート端子に接続され、ドレイン端子が多値電流データ出力線に接続される第三トランジスタと、  
前記第2のトランジスタのソース端子と接地の間に接続される第一定電流源と、  
を具備する、  
データ転送回路。

**【請求項8】**

請求項7に記載されたデータ転送回路において、  
前記電圧電流変換回路の前記第一トランジスタ乃至第三トランジスタで構成される部分回路が、外部から入力されるnビットの前記第一2値電圧データに対してn個並列に配置され、  
前記部分回路の各々に含まれる前記第一トランジスタおよび前記第三トランジスタのソース端子が共通の電源端子に接続され、前記第二トランジスタのソース端子が前記第一定電流源に接続され、前記第三トランジスタのドレイン端子が共通の多値電流データ出力線に接続され、前記多値電流データ出力線から前記電圧電流変換回路の出力が行われる、  
データ転送回路。

**【請求項9】**

請求項8に記載されたデータ転送回路において、  
前記電圧電流変換回路の前記第三トランジスタのサイズが、外部から入力されるnビットの前記第一2値電圧データに応じて、 $2^i$  ( $i=0 \sim n-1$ )に比例する出力電流値を有するように設定されている、  
データ転送回路。

**【請求項10】**

請求項4に記載されたデータ転送回路において、  
前記電流比較回路が、  
多値電流データがドレイン端子に与えられ、前記ドレイン端子とゲート端子が接続され、ソース端子が接地される第四トランジスタと、  
ゲート端子が前記第四トランジスタのゲート端子と接続され、ソース端子が接地される第五トランジスタと、  
前記第五トランジスタのドレイン端子と電源端子の間に接続される第二定電流源と、  
を具備する、  
データ転送回路。

**【請求項11】**

請求項10に記載されたデータ転送回路において  
前記電流比較回路の前記第五トランジスタと前記第二定電流源で構成される部分回路が、 $2^n - 1$ 個並列に配置され、  
前記部分回路の各々に含まれる前記第五トランジスタのソース端子が接地され、前記第二定電流源が共通の電源端子に接続され、前記第五トランジスタのドレイン端子から前記電流比較回路の出力が行われる、  
データ転送回路。

**【請求項12】**

請求項11に記載されたデータ転送回路において、  
前記電流比較回路の前記第二定電流源が $2^n$ 値の多値電流データを判別可能な $2^n-1$ 種類の電流閾値をもつように設定され、

前記電流比較回路は、多値電流データ入力値と前記各電流閾値とを比較し、最も大きな電流閾値による比較結果を最上位桁、最も小さな電流閾値による比較結果を最下位桁とする、 $2^n-1$ 桁の重みつき2値電流データとして出力する  
データ転送回路。

#### 【請求項13】

請求項5に記載されたデータ転送回路において、  
前記電流電圧変換回路が、  
ソース端子を電源端子に接続され、ゲート端子とドレイン端子を接続される第六トランジスタと、  
ゲート端子に2値電流データを与えられ、ドレイン端子を前記第六トランジスタのドレン端子に接続される第七トランジスタと、  
前記第七トランジスタのソース端子と接地端子の間に接続される第三定電流源と、  
を具備する、  
データ転送回路。

#### 【請求項14】

請求項13に記載されたデータ転送回路において  
前記電流電圧変換回路の前記第六トランジスタおよび第七トランジスタで構成される部分回路が、 $2^n-1$ 個の2値電流データ入力に対して $2^n-1$ 個並列に配置され、  
前記部分回路の各々に含まれる前記第六トランジスタが共通の電源端子に接続され、  
前記第七トランジスタのソース端子が前記第三定電流源に接続され、  
前記第六トランジスタのドレイン端子から前記電流電圧変換回路の出力が行われる、  
データ転送回路。

#### 【請求項15】

請求項14に記載されたデータ転送回路において、  
前記電流電圧変換回路の前記第三定電流源が、 $2^n-1$ 桁の2値電流データに対して、論理”0”または論理”1”を示す2値電圧データとして判別可能な電圧レベルを出力する  
ように設定され、  
前記電流電圧変換回路が、最上位桁の2値電流データに対応する2値電圧データを最上位桁、最下位桁の2値電流データに対応する2値電圧データを最下位桁とする、 $2^n-1$ 桁の重みつき第二2値電圧データとして出力する、  
データ転送回路。

#### 【請求項16】

請求項6に記載されたデータ転送回路において、  
前記計数回路が、 $2^n-1$ 個の前記第二2値電圧データの入力に関して、すべて論理”0”であった場合にnビットの出力を”0”とし、論理”1”の個数をnビットの2進数に  
対応付ける論理回路を具備する、  
データ転送回路。

【書類名】明細書

【発明の名称】データ転送方法および回路

【技術分野】

【0001】

本発明はデータ転送方法および回路に関し、特にディジタル画像処理装置における画像データを含むディジタルデータの転送方法および回路に関する。

【背景技術】

【0002】

ディジタル画像処理装置の高機能化、および高解像度化等を含めた高画質化に伴い、装置に搭載されるディジタル回路、例えばLSI間において、大量かつ高速なデータ転送を行う必要性が高まっている。

【0003】

図5はプラズマディスプレイパネルを含む従来のディジタル画像処理装置の一例を示す。

このディジタル画像処理装置は、画像処理LSI501、バス配線502、ドライバ503、およびプラズマディスプレイパネル504を具備する。

画像処理LSI501によって色空間変換、 $\gamma$ 補正等の信号処理を施された画像データは、バス配線502によってドライバ503に転送され、プラズマディスプレイパネル504で表示される。

【0004】

ここで解像度WXGA(Wide-XGAの略であり、4095画素×768ラインの画素数を意味する)のプラズマディスプレイパネルの上下半分ずつの領域を、現在市販されている256ビット4ポートのドライバで駆動する装置では、128本(4095画素÷256画素×4ポート×2領域)のバス配線と対応する信号処理LSIの出力端子数を占有する。

すなわち2値の電圧データを扱うバス配線を用いた従来のデータ転送方法では、配線数やLSIの入出力端子数を多量に必要とし、今後登場しうるより高解像度の装置を含めて高コストになる場合がある。

【0005】

上記2値電圧データによるデータ転送において配線数やLSIの入出力端子数が多量に必要となる課題は、バス配線1本に対して2値を超える多値電圧データを扱うことで解決可能となる。例えば、送信側において2ビット、3ビット、あるいは4ビットの2値電圧データをまとめて、4値、8値、あるいは16値の多値電圧データに符号化して送信する。

この多値電圧データを、受信側において判別してもとの2ビット、3ビット、および4ビットの2値電圧データを復元する回路系を構成することで、配線数を2値電圧データの場合の1/2、1/3、あるいは1/4に削減できる。

【0006】

しかし、電源電圧の制限により高次の電圧多値化を行うと、1ステップあたりの電圧が低下するとともに相対的にノイズ電圧が増加するため、受信側での判別が困難になる。

例えば3.3Vの電源電圧に対して16値化(4ビットの2値電圧データを1本の配線で扱うこと相当)すると、1ステップあたりの電圧は約200mVとなり、正常なデータ転送のためにはノイズ電圧を1ステップ以下に抑えるとともに、受信側では約200mVの分解能をもたなければならない。一般に電圧データの高次の多値化はノイズマージンや分解能の点から困難である。

【0007】

上記多値電圧データによるデータ転送の課題を解決するため、多値電流データによるデータ転送方法が提案されている。電流データの多値化は電圧データの多値化に比べてノイズマージンが広く、高次の多値化に適している。

【0008】

例えば図6に示される特開2001-156621（特許文献1）の回路について説明される。

送信側において内部回路601が outputする2値電圧データが、複数ビットをまとめ、D A C (Digital to Analog Converter) 602によって多値電圧データに変換される。この多値電圧データが、pMOSトランジスタ603によって多値電流データに変換される。多値電流データが1本のデータ線604で送信される。

受信側では、カレントミラー回路605が多値電流データを受信し、A D C (Analog to Digital Converter) 606によって多値電流データを元の2値電圧データに復元する。

復元された2値電圧データが、内部回路607で使用される。

上記方法により多値電圧データによるデータ転送よりも送受信間でノイズの影響を受けにくく、かつバス配線数を削減可能なデータ転送が可能である。

#### 【0009】

しかしながら、上記の多値電流データによるデータ転送方法および回路を、デジタル画像処理装置に適用する場合、以下の問題点がある。

第1の問題点は、送信側において電圧データが依然としてノイズの影響を受けやすいということである。その理由は、2値電圧データをDAコンバータ602によって多値電圧データに変換した後、pMOSトランジスタ603を出力バッファとして多値電流データに変換して送信するためである。

#### 【0010】

また第2の問題点は、送信側において高次の多値化を行う場合に、DAコンバータ602のハードウェア量が大きいということである。

また第3の問題点は、受信側において多値電流データから元の2値電圧データを復元するのに必要な時間が長くかかるということである。その理由は、ADコンバータ606に逐次比較型を採用しており、多値電流データを2値電圧データに変換する際に上位ビットから順次値が確定していくためである。

#### 【0011】

送信側においてノイズの影響を受けにくく、かつ2値電圧データから多値電流データの変換に必要なハードウェア量が少なく、かつ受信側において多値電流データから元の2値電圧データへの復元を高速に行う、データ転送方法および回路が望まれる。

#### 【0012】

【特許文献1】特開2001-156621号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0013】

本発明の目的は、送信側においてノイズの影響を受けにくいデータ転送方法および回路を提供することである。

本発明の他の目的は、2値電圧データから多値電流データの変換に必要なハードウェア量が少ないデータ転送方法および回路を提供することである。

本発明のさらに他の目的は、受信側において多値電流データから元の2値電圧データへの復元を高速に行うデータ転送方法および回路を提供することである。

#### 【課題を解決するための手段】

#### 【0014】

以下に、（発明を実施するための最良の形態）で使用する番号・符号を用いて、課題を解決するための手段を説明する。これらの番号・符号は、（特許請求の範囲）の記載と（発明を実施するための最良の形態）の記載との対応関係を明らかにするために付加されたものであるが、（特許請求の範囲）に記載されている発明の技術的範囲の解釈に用いてはならない。

#### 【0015】

本発明のデジタル画像処理装置のデータ転送方法は以下の手段を含む。

nビットの第一2値電圧データを2<sup>n</sup>値の多値電流データに変換する電圧電流変換手段

(101)。

多値電流データを転送するデータ転送手段(102)。

多値電流データを受信し、判別して( $2^n - 1$ )ビットの2値電流データに変換する電流比較手段(103)。

2値電流データを( $2^n - 1$ )ビットの第二2値電圧データに変換する電流電圧変換手段(104)。

第二2値電圧データを第一2値電圧データに復元する計数手段(105)。

#### 【0016】

本発明のデジタル画像処理装置のデータ転送回路は、 $n$ ビットの第一2値電圧データを $2^n$ 値の多値電流データに変換する電圧電流変換回路(201)と、多値電流データを転送するデータ転送線(202)と、多値電流データを受信し、判別して( $2^n - 1$ )ビットの2値電流データに変換する電流比較回路(203)と、2値電流データを( $2^n - 1$ )ビットの第二2値電圧データに変換する電流電圧変換回路(204)と、第二2値電圧データを第一2値電圧データに復元する計数回路(205)と、を具備する。

#### 【0017】

本発明のデータ転送回路において、電圧電流変換回路(201)が、 $2^i$ ( $i=0..n-1$ )に比例する電流値を出力するカレントミラー回路群を具備する。

電圧電流変換回路(201)は、 $n$ ビットの入力 $x_i$ ( $i=0..n-1$ )に応じて $\Sigma 2^i x_i$ に比例する電流値を、カレントミラー回路群の出力電流を重ね合わせることによって生成する。

#### 【0018】

本発明のデータ転送回路において、電流比較回路(203)は、多値電流データを( $2^n - 1$ )個の独立した電流回路に複製するカレントミラー回路と、多値電流データを判別可能な( $2^n - 1$ )個の閾値電流源(Vref2)とを具備する。

電流比較回路(203)は、各カレントミラー回路の出力電流値と各閾値電流源(Vref2)の出力電流値を比較して、( $2^n - 1$ )ビットの2値電流データを出力する。

#### 【0019】

本発明のデータ転送回路において、電流電圧変換回路(204)が、レベル変換を行う電流源と、カレントミラー回路とを具備する。

電流電圧変換回路(204)は、( $2^n - 1$ )ビットの2値電流データを( $2^n - 1$ )ビットの第二2値電圧データに変換する。

#### 【0020】

本発明のデータ転送回路において、計数回路(205)が、( $2^n - 1$ )ビットの第二2値電圧データを入力とし、論理“1”的数を計数して2進数で出力することにより、第一2値電圧データを復元する論理回路を具備する。

#### 【0021】

本発明のデータ転送回路において、電圧電流変換回路(201)は、ソース端子が電源端子に接続され、ゲート端子とドレイン端子が接続される第一トランジスタ(AP)と、ゲート端子に外部からの第一2値電圧データを与えられ、ドレイン端子が第一トランジスタ(AP)のドレイン端子に接続される第二トランジスタ(BN)と、ソース端子が電源端子に接続され、ゲート端子が第一トランジスタのゲート端子に接続され、ドレイン端子が多値電流データ出力線に接続される第三トランジスタ(CW)と、第2のトランジスタのソース端子と接地の間に接続される第一定電流源(Vref1)と、を具備する。

#### 【0022】

本発明のデータ転送回路において、電圧電流変換回路(201)の第一トランジスタ(AP)、第二トランジスタ(BN)、第三トランジスタ(CW)で構成される部分回路が、外部から入力される $n$ ビットの第一2値電圧データに対して $n$ 個並列に配置される。

部分回路の各々に含まれる第一トランジスタ(AP)および第三トランジスタ(CW)のソース端子が共通の電源端子に接続される。第二トランジスタ(BN)のソース端子が第一定電流源(Vref1)に接続される。第三トランジスタ(CW)のドレイン端子が

共通の多値電流データ出力線（202）に接続される。多値電流データ出力線（202）から電圧電流変換回路（201）の出力が行われる。

#### 【0023】

本発明のデータ転送回路において、電圧電流変換回路（201）の第三トランジスタ（C<sub>W</sub>）のサイズは、外部から入力されるnビットの第一2値電圧データに応じて、 $2^i$  ( $i=0 \sim n-1$ )に比例する出力電流値を有するように設定されている。

#### 【0024】

本発明のデータ転送回路において、電流比較回路（203）は、多値電流データがドレン端子に与えられ、ドレン端子とゲート端子が接続され、ソース端子が接地される第四トランジスタ（D<sub>N</sub>）と、ゲート端子が第四トランジスタ（D<sub>N</sub>）のゲート端子と接続され、ソース端子が接地される第五トランジスタ（E<sub>N</sub>）と、第五トランジスタ（E<sub>N</sub>）のドレン端子と電源端子の間に接続される第二定電流源（V<sub>ref2</sub>）と、を具備する。

#### 【0025】

本発明のデータ転送回路において、電流比較回路（203）の第五トランジスタと第二定電流源（V<sub>ref2</sub>）で構成される部分回路が、 $2^n$  値の多値電流データ入力に対して $2^n-1$ 個並列に配置される。

部分回路の各々に含まれる第五トランジスタ（E<sub>N</sub>）のソース端子が接地され、第二定電流源（V<sub>ref2</sub>）が共通の電源端子に接続され、第五トランジスタ（E<sub>N</sub>）のドレン端子から電流比較回路（203）の出力が行われる。

#### 【0026】

本発明のデータ転送回路において、電流比較回路（203）の第二定電流源（V<sub>ref2</sub>）は、 $2^n$  値の多値電流データを判別可能な $2^n-1$ 種類の電流閾値をもつように設定される。

電流比較回路（203）は、多値電流データ入力値と各電流閾値とを比較し、最も大きな電流閾値による比較結果を最上位桁、最も小さな電流閾値による比較結果を最下位桁とする、 $2^n-1$ 桁の重みつき2値電流データとして出力する。

#### 【0027】

本発明のデータ転送回路において、電流電圧変換回路（204）が、ソース端子を電源端子に接続され、ゲート端子とドレン端子を接続される第六トランジスタと（F<sub>P</sub>）、ゲート端子に2値電流データを与えられ、ドレン端子を第六トランジスタ（F<sub>P</sub>）のドレン端子に接続される第七トランジスタ（G<sub>N</sub>）と、第七トランジスタ（G<sub>N</sub>）のソース端子と接地端子の間に接続される第三定電流源（V<sub>ref3</sub>）と、を具備する。

#### 【0028】

本発明のデータ転送回路において、電流電圧変換回路（204）の第六トランジスタ（F<sub>P</sub>）および第七トランジスタ（G<sub>N</sub>）で構成される部分回路が、 $2^n-1$ 個の2値電流データ入力に対して $2^n-1$ 個並列に配置される。

部分回路の各々に含まれる第六トランジスタ（F<sub>P</sub>）が共通の電源端子に接続される。第七トランジスタ（G<sub>N</sub>）のソース端子が第三定電流源（V<sub>ref3</sub>）に接続される。

第六トランジスタ（F<sub>P</sub>）のドレン端子から電流電圧変換回路（204）の出力が行われる。

#### 【0029】

本発明のデータ転送回路において、電流電圧変換回路（204）の第三定電流源（V<sub>ref3</sub>）が、 $2^n-1$ 桁の2値電流データに対して、論理“0”または論理“1”を示す2値電圧データとして判別可能な電圧レベルを出力するよう設定される。

電流電圧変換回路（204）が、最上位桁の2値電流データに対応する2値電圧データを最上位桁、最下位桁の2値電流データに対応する2値電圧データを最下位桁とする、 $2^n-1$ 桁の重みつき第二2値電圧データを出力する。

#### 【0030】

本発明のデータ転送回路において、計数回路（205）が、 $2^n-1$ 個の第二2値電圧デ

ータの入力に関して、すべて論理”0”であった場合にnビットの出力を”0”とし、論理”1”的個数をnビットの2進数に対応付ける論理回路を具備する。

#### 【発明の効果】

##### 【0031】

本発明のデータ転送方法および回路は、送信側においてノイズの影響を受けにくい。

本発明のデータ転送方法および回路は、2値電圧データから多値電流データに変換するために必要なハードウェア量が従来の回路より少ない。

本発明のデータ転送方法および回路は、受信側において多値電流データから元の2値電圧データへの復元を従来の回路より高速に行う。

#### 【発明を実施するための最良の形態】

##### 【0032】

次に、本発明のデータ転送方法が、図面を参照して詳細に説明される。

図1は、本発明のデータ転送方法の実施の形態を示すブロック図で、16値電流データの転送方法を示すものである。

データ転送方法は、電圧電流変換手段101、データ転送手段102、電流比較手段103、電圧電流変換手段104、および計数手段105を具備する。

##### 【0033】

送信側が電圧電流変換手段101を具備する。電圧電流変換手段101に外部より入力された4ビットの2値電圧データ( $x_3, x_2, x_1, x_0$ )は、電圧電流変換手段101によって、 $2^0 x_0 + 2^1 x_1 + 2^2 x_2 + 2^3 x_3$ に比例する16値電流データに変換される。

電圧電流変換手段101から出力される16値電流データは、データ転送手段102により受信側に転送される。

##### 【0034】

ここで2値電圧データは、論理”0”または論理”1”的いずれかをとり、16値電流データは論理”0”から論理”15”までのいずれかをとる。

##### 【0035】

受信側において16値電流データは、電流比較手段103によって電流値が判別され、まず15ビットの2値電流データとして出力される。ここで2値電流データは、論理”0”または論理”1”的いずれかをとり、16値電流データの論理”0”は2値電流データの全ビット論理”0”、16値電流データの論理”1”から論理”15”は2値電流データの論理”1”になっているビット数に対応する。

##### 【0036】

次に15ビットの2値電流データは電流電圧変換手段104によって、15ビットの2値電圧データに変換される。ここで15ビットの2値電圧データと16値電流データとの対応は前記15ビットの2値電流データの場合と等価である。

##### 【0037】

最後に計数手段105によって15ビットの2値電圧データの論理”1”的個数が計数され、元の4ビット2値電圧データとして復元される。

#### 【実施例1】

##### 【0038】

図2は、本発明のデータ転送回路の第1実施の形態を示す回路図で、特に16値電流データの転送回路を示す。

この転送回路は、電圧電流変換回路201、データ転送線202、電流比較回路203、電流電圧変換回路204、および計数回路205を具備する。

##### 【0039】

電圧電流変換回路201は、送信側に設置される。

電圧電流変換回路201は、第一トランジスタ(AP<sub>3</sub>、AP<sub>2</sub>、AP<sub>1</sub>、AP<sub>0</sub>)、第二トランジスタ(BN<sub>3</sub>、BN<sub>2</sub>、BN<sub>1</sub>、BN<sub>0</sub>)、第三トランジスタ(CW<sub>3</sub>、CW<sub>2</sub>、CW<sub>1</sub>、CW<sub>0</sub>)と、第一定電流源V<sub>ref1</sub>を具備する。

電圧電流変換回路201は各組のトランジスタ(BN<sub>0</sub>、AP<sub>0</sub>、CW<sub>0</sub>)～(BN<sub>3</sub>、

$A_{P_3}$ 、 $CW_3$ ）、第一定電流源  $V_{ref1}$  からなるカレントミラー回路を具備し、第三トランジスタ  $CW_1$ 、 $CW_2$ 、 $CW_3$  はそれぞれ第三トランジスタ  $CW_0$  の 2 倍、4 倍、8 倍の電流値を出力するようにサイズが設定されており、かつ各ドレイン端子は短絡されている。

ここで 2 値電圧データ ( $x_3$ 、 $x_2$ 、 $x_1$ 、 $x_0$ ) が第二トランジスタ ( $BN_3$ 、 $BN_2$ 、 $BN_1$ 、 $BN_0$ ) のゲート端子に与えられると、第三トランジスタ ( $CW_3$ 、 $CW_2$ 、 $CW_1$ 、 $CW_0$ ) のドレイン端子を流れる電流が重ね合わされ、 $2^0 x_0 + 2^1 x_1 + 2^2 x_2 + 2^3 x_3$  に比例する 16 値電流データとして 1 本の配線であるデータ転送線 202 に出力される。第一定電流源  $V_{ref1}$  は第二トランジスタ ( $N_3$ 、 $N_2$ 、 $N_1$ 、 $N_0$ ) および第一トランジスタ ( $AP_3$ 、 $AP_2$ 、 $AP_1$ 、 $AP_0$ ) を流れる電流の最大値を規定するために設けられている。

#### 【0040】

第一トランジスタ ( $AP_3$ 、 $AP_2$ 、 $AP_1$ 、 $AP_0$ ) において、ソース端子は電源端子に接続され、ゲート端子とドレイン端子が接続される。さらに、第一トランジスタ ( $AP_3$ 、 $AP_2$ 、 $AP_1$ 、 $AP_0$ ) のゲート端子は、第三トランジスタ ( $CW_3$ 、 $CW_2$ 、 $CW_1$ 、 $CW_0$ ) のゲート端子が接続される。さらに、第一トランジスタ ( $AP_3$ 、 $AP_2$ 、 $AP_1$ 、 $AP_0$ ) のドレイン端子は、第二トランジスタ ( $BN_3$ 、 $BN_2$ 、 $BN_1$ 、 $BN_0$ ) のドレイン端子が接続される。

#### 【0041】

第二トランジスタ ( $BN_3$ 、 $BN_2$ 、 $BN_1$ 、 $BN_0$ ) において、ゲート端子に外部からの 2 値電圧データが与えられる。第二トランジスタ ( $BN_3$ 、 $BN_2$ 、 $BN_1$ 、 $BN_0$ ) のドレイン端子は、第一トランジスタ ( $AP_3$ 、 $AP_2$ 、 $AP_1$ 、 $AP_0$ ) のドレイン端子に接続される。第二トランジスタ ( $BN_3$ 、 $BN_2$ 、 $BN_1$ 、 $BN_0$ ) のソース端子は、第一定電流源  $V_{ref1}$  と接続される。

#### 【0042】

第三トランジスタ ( $CW_3$ 、 $CW_2$ 、 $CW_1$ 、 $CW_0$ ) は、ソース端子が電源端子に接続される。第三トランジスタ ( $CW_3$ 、 $CW_2$ 、 $CW_1$ 、 $CW_0$ ) のゲート端子は、第一トランジスタ ( $AP_3$ 、 $AP_2$ 、 $AP_1$ 、 $AP_0$ ) のゲート端子に接続される。第三トランジスタ ( $CW_3$ 、 $CW_2$ 、 $CW_1$ 、 $CW_0$ ) のドレイン端子は、多値電流データ出力線 202 に接続される。

#### 【0043】

第一定電流源  $V_{ref1}$  は第二トランジスタ ( $BN_3$ 、 $BN_2$ 、 $BN_1$ 、 $BN_0$ ) のソース端子と接地の間に接続される。

#### 【0044】

さらに、外部から入力される 2 値電圧データが  $n$  ビットの場合が説明される。

電圧電流変換回路の第一トランジスタ ( $AP_0$ ～ $AP_{n-1}$ )～第三トランジスタ ( $CW_0$ ～ $CW_{n-1}$ ) で構成される部分回路が、外部から入力される  $n$  ビットの 2 値電圧データに対して  $n$  個並列に配置される。

部分回路の各々に含まれる第一トランジスタ ( $AP_0$ ～ $AP_{n-1}$ ) と第三トランジスタ ( $CW_0$ ～ $CW_{n-1}$ ) のソース端子が共通の電源端子に接続される。第二トランジスタ ( $BN_0$ ～ $BN_{n-1}$ ) のソース端子が第一定電流源  $V_{ref1}$  に接続される。第三トランジスタ ( $CW_0$ ～ $CW_{n-1}$ ) のドレイン端子が共通の多値電流データ出力線 202 に接続される。

多値電流データ出力線 202 から電圧電流変換回路 201 の出力が行われる。

#### 【0045】

さらに、電圧電流変換回路 201 の第三トランジスタ ( $CW_0$ ～ $CW_{n-1}$ ) のサイズが、外部から入力される  $n$  ビットの 2 値電圧データの重みに応じて、 $2^i$  ( $i=0$ ～ $n-1$ ) に比例する出力電流値を有するように設定されている。

#### 【0046】

送信側の電圧電流変換回路 201 から受信側の電流比較回路 203 へ、多値電流データ

出力線202を介して、多値電流データが転送される。

#### 【0047】

電流比較回路203は、第四トランジスタDN<sub>i</sub>、第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)、および閾値電流源(I<sub>0</sub>～I<sub>14</sub>)からなる第二定電流源Vref2、で構成される。第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)はカレントミラーによってそれぞれ第四トランジスタDN<sub>i</sub>と同等の電流値を流せるようにサイズが設定されており、データ転送線202から第四トランジスタDN<sub>i</sub>に入力された16値電流データを15個複製する役割を果たす。さらに第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)と直列に閾値電流源(I<sub>0</sub>～I<sub>14</sub>)を配置することで、16値電流データと各閾値電流との大小比較が行われ、第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)のドレイン端子にそれぞれ比較結果として15ビットの2値電流データが得られる。ここで最も大きな閾値電流源との比較結果を最上位ビット(MSB)、最も小さな閾値電流源との比較結果を最下位ビット LSBとする。

#### 【0048】

ただし、図4に示されるように、閾値電流源(I<sub>0</sub>～I<sub>14</sub>)は、16値電流データの論理“0”から論理“15”を判別可能な値に設定されているものとする。例えば閾値電流源I<sub>0</sub>は16値電流データの論理“0”とそれ以上(論理“1”から論理“15”)を判別可能な値、閾値電流源I<sub>1</sub>は16値電流データの論理“1”以下(論理“0”および論理“1”)とそれ以上(論理“2”から論理“15”)を識別可能な値、閾値電流源I<sub>14</sub>は16値電流データの論理“14”以下(論理“0”から論理“14”)とそれ以上(論理“15”)を識別可能な値に設定される。

#### 【0049】

電流比較回路(203)は、第四トランジスタ(DN<sub>i</sub>)、第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)、閾値電流源(I<sub>0</sub>～I<sub>14</sub>)からなる第二定電流源Vref2を具備する。

第四トランジスタ(DN<sub>i</sub>)において、多値電流データがドレイン端子に与えられる。第四トランジスタ(DN<sub>i</sub>)のドレイン端子とゲート端子が接続され、ソース端子が接地される。

第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)において、ゲート端子が第四トランジスタ(DN<sub>i</sub>)のゲート端子と接続され、ソース端子が接地される。第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)のドレイン端子は、閾値電流源(I<sub>0</sub>～I<sub>14</sub>)と接続される。

閾値電流源(I<sub>0</sub>～I<sub>14</sub>)は、第五トランジスタ(EN<sub>0</sub>～EN<sub>14</sub>)のドレイン端子と電源端子の間に接続される。

#### 【0050】

さらに、外部から入力される2値電圧データがnビットの場合が説明される。

電流比較回路において、第五トランジスタ(EN<sub>0</sub>～EN<sub>2^n-2</sub>)と閾値電流源(I<sub>0</sub>～I<sub>2^n-2</sub>)で構成される部分回路が、2<sup>n</sup>値の多値電流データ入力に対して2<sup>n</sup>-1個並列に配置される。

部分回路の各々に含まれる第五トランジスタ(EN<sub>0</sub>～EN<sub>2^n-2</sub>)のソース端子が接地され、閾値電流源(I<sub>0</sub>～I<sub>2^n-2</sub>)が共通の電源端子に接続され、第五トランジスタ(EN<sub>0</sub>～EN<sub>2^n-2</sub>)のドレイン端子から電流比較回路203の出力が行われる。

#### 【0051】

電流比較回路203の閾値電流源(I<sub>0</sub>～I<sub>2^n-2</sub>)は、2<sup>n</sup>値の多値電流データを判別可能な2<sup>n</sup>-1種類の電流閾値をもつように設定される。

電流比較回路203は、多値電流データ入力値と各電流閾値とを比較し、最も大きな電流閾値による比較結果を最上位桁、最も小さな電流閾値による比較結果を最下位桁とする、2<sup>n</sup>-1桁の重みつき2値電流データを出力する。

#### 【0052】

電流電圧変換回路204は、第六トランジスタ(FP<sub>0</sub>～FP<sub>14</sub>)および第七トランジスタ(GN<sub>0</sub>～GN<sub>14</sub>)からなるカレントミラーリー回路、および第三定電流源Vref3を具備する。電流電圧変換回路204は、電流比較回路203の出力である15ビットの2値電流データを適正な電圧レベルをもつ15ビットの2値電圧データに変換して出力す

る。第三定電流源Vref3は出力電圧のレベルシフトを行うために設けられている。

#### 【0053】

第六トランジスタ(FP<sub>0</sub>～FP<sub>14</sub>)において、ソース端子が電源端子に接続され、ゲート端子がドレイン端子と接続される。さらに、第六トランジスタ(FP<sub>0</sub>～FP<sub>14</sub>)のゲート端子は計数回路205と接続される。さらに、第六トランジスタ(FP<sub>0</sub>～FP<sub>14</sub>)のドレイン端子は、第七トランジスタ(GN<sub>0</sub>～GN<sub>14</sub>)のドレイン端子と接続される。

第七トランジスタ(GN<sub>0</sub>～GN<sub>14</sub>)において、ゲート端子に電流比較回路203から2値電流データを与えられる。第七トランジスタ(GN<sub>0</sub>～GN<sub>14</sub>)のドレイン端子は、第六トランジスタ(FP<sub>0</sub>～FP<sub>14</sub>)のドレイン端子に接続される。第七トランジスタ(GN<sub>0</sub>～GN<sub>14</sub>)のソース端子は、第三定電流源Vref3と接続される。

第三定電流源Vref3は、第七トランジスタ(GN<sub>0</sub>～GN<sub>14</sub>)のソース端子と接地端子の間に接続される。

#### 【0054】

さらに、外部から入力される2値電圧データがnビットの場合が説明される。

電流電圧変換回路の第六トランジスタ(FP<sub>0</sub>～FP<sub>2^n-2</sub>)および第七トランジスタ(GN<sub>0</sub>～GN<sub>2^n-2</sub>)で構成される部分回路が、2<sup>n</sup>-1個の2値電流データ入力に対して2<sup>n</sup>-1個並列に配置される。

部分回路の各々に含まれる第六トランジスタ(FP<sub>0</sub>～FP<sub>2^n-2</sub>)のソース端子が共通の電源端子に接続される。

第七トランジスタ(GN<sub>0</sub>～GN<sub>2^n-2</sub>)のソース端子が第三定電流源Vref3に接続される。

第六トランジスタ(FP<sub>0</sub>～FP<sub>2^n-2</sub>)のドレイン端子から電流電圧変換回路204の出力が行われる。

#### 【0055】

電流電圧変換回路204の第三定電流源Vref3が、2<sup>n</sup>-1桁の2値電流データに対して、論理”0”または論理”1”を示す2値電圧データとして判別可能な電圧レベルを出力するように設定される。

電流電圧変換回路204が、最上位桁の2値電流データに対応する2値電圧データを最上位桁、最下位桁の2値電流データに対応する2値電圧データを最下位桁とする、2<sup>n</sup>-1桁の重みつき2値電圧データを出力する。

#### 【0056】

また、計数回路205は、電流電圧変換回路の出力である15ビットの2値電圧データから、電圧電流変換回路201に入力された元の4ビット入力データ(x<sub>3</sub>、x<sub>2</sub>、x<sub>1</sub>、x<sub>0</sub>)を復元する論理回路であり、その動作は図示された真理値表に従う。

計数回路205は、いわゆるデコーダである。

#### 【0057】

計数回路が、2<sup>n</sup>-1個の2値電圧データ入力に関して、すべて論理”0”であった場合にnビットの出力を”0”とし、論理”1”の個数をnビットの2進数に対応付ける論理回路を具備する。

#### 【0058】

図3は、本発明のデータ転送回路の第2の実施の形態を示す回路図である。特に4値電流データの転送回路を示す。

転送回路は、電圧電流変換回路301、データ転送線302、電流比較回路303、電流電圧変換回路304、および計数回路305を具備する。上記の第1の実施例に示す電圧電流変換回路201、電流比較回路203、電流電圧変換回路204、および計数回路205を4値電流データに適用した変更を除き、動作は同等である。

#### 【0059】

以上、16値および4値の多値電流データを行うデータ転送方法および回路を中心に本発明を詳細に説明したが、より高次の多値化を含めた任意の多値電流データ転送に対して

も、本発明が原理的に適用可能であることは明らかである。

#### 【0060】

本発明のデータ転送方法および回路は、送信側において2値電圧データを2値電流データに変換して転送するので、ノイズの影響を受けにくい。さらに、電流電圧変換回路201の第三トランジスタ( $CW_0 \sim CW_{n-1}$ )のサイズが、外部から入力されるnビットの2値電圧データの重みに応じて、 $2^i$ ( $i=0 \sim n-1$ )に比例する出力電流値を有するように設定されているので、ノイズの影響を受け難く、2値電圧データから多値電流データの変換するために必要なハードウェア量が従来の回路より少ない。

本発明のデータ転送方法および回路は、受信側において多値電流データから元の2値電圧データへの復元を従来の回路より高速に行うことができる。

#### 【図面の簡単な説明】

##### 【0061】

【図1】図1は、本発明のデータ転送方法の実施の形態を示すブロック図である。

【図2】図2は、本発明のデータ転送回路の第1実施の形態を示す回路図である。

【図3】図3は、本発明のデータ転送回路の第2の実施の形態を示す回路図である。

【図4】図4は、閾値電流源( $I_0 \sim I_{14}$ )が、16値電流データの論理“0”から論理“15”に判別可能な値で設定されている例を示す。

【図5】図5はプラズマディスプレイパネルを含む従来のデジタル画像処理装置の一例を示す。

【図6】図6は、従来例のデータ転送回路の形態を示す回路図である。

#### 【符号の説明】

##### 【0062】

101 電圧電流変換手段

102 データ転送手段

103 電流比較手段

104 電圧電流変換手段

105 計数手段

201 電圧電流変換回路

202 データ転送線

203 電流比較回路

204 電流電圧変換回路

205 計数回路

301 電圧電流変換回路

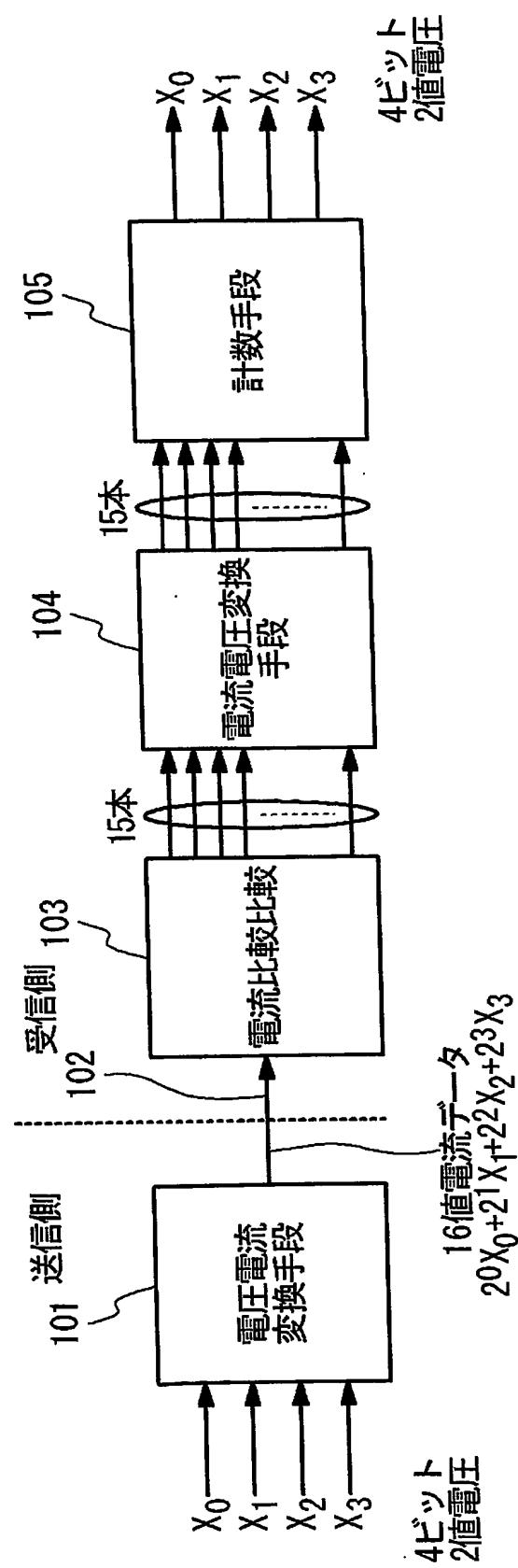
302 データ転送線

303 電流比較回路

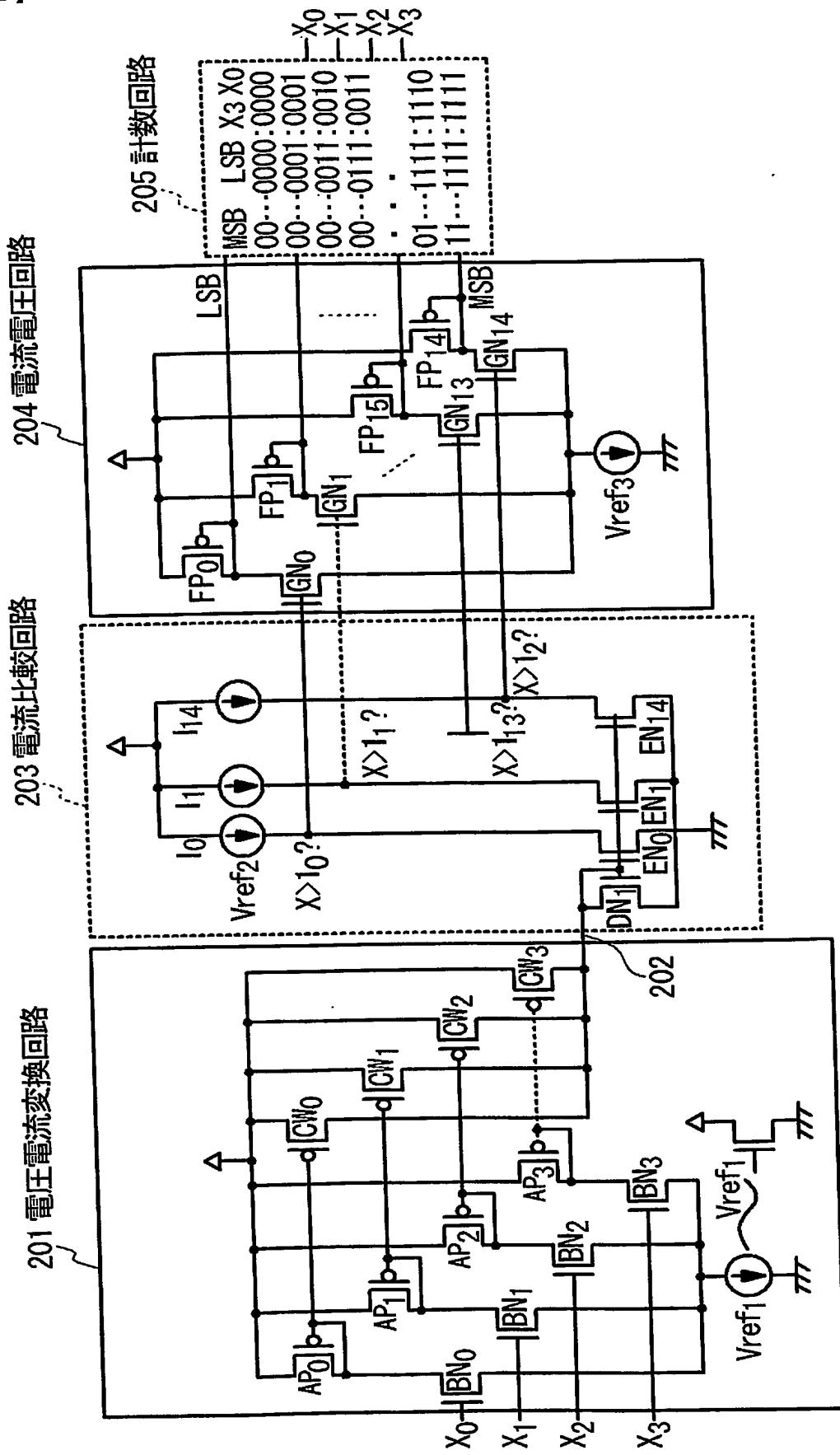
304 電流電圧変換回路

305 計数回路

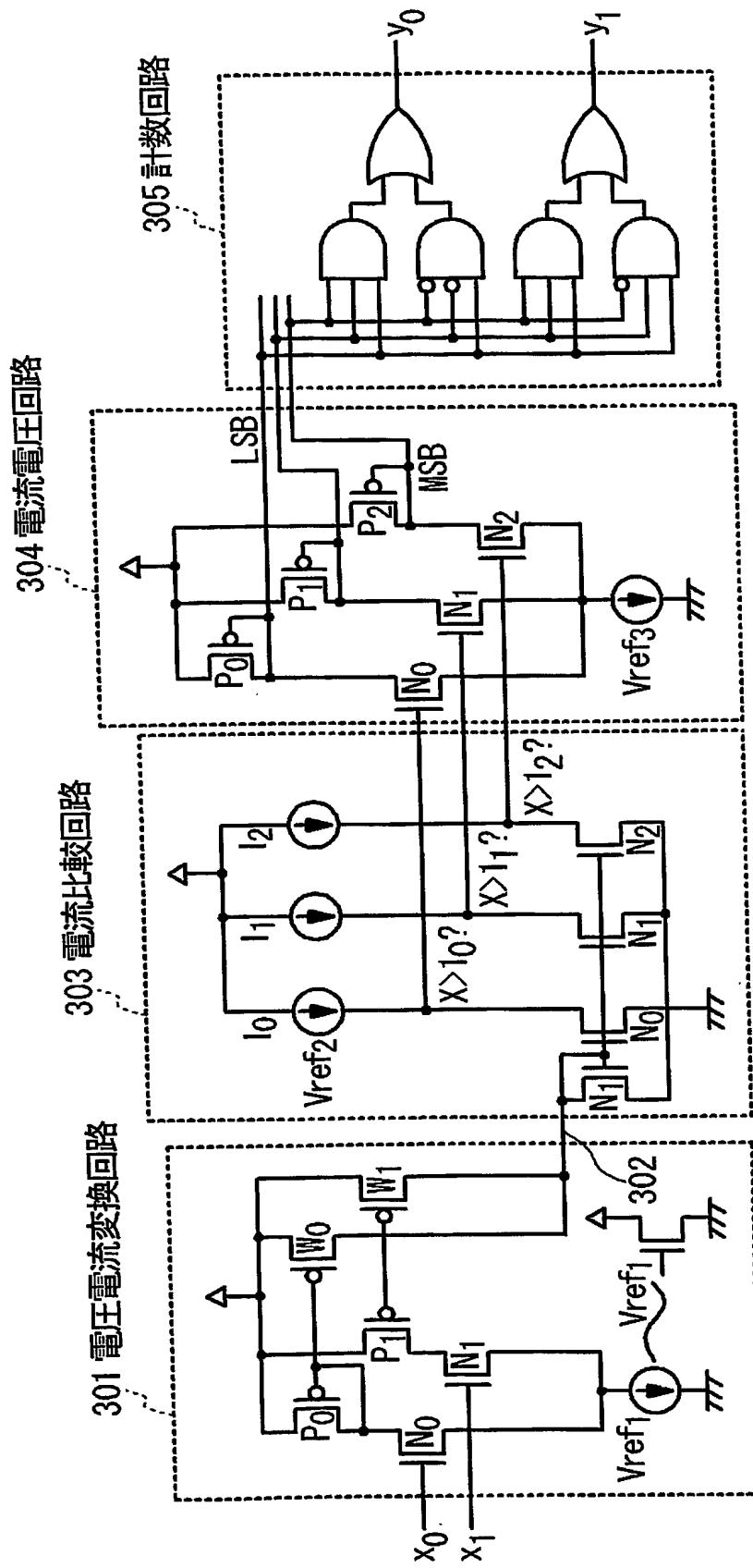
【書類名】 図面  
【図 1】



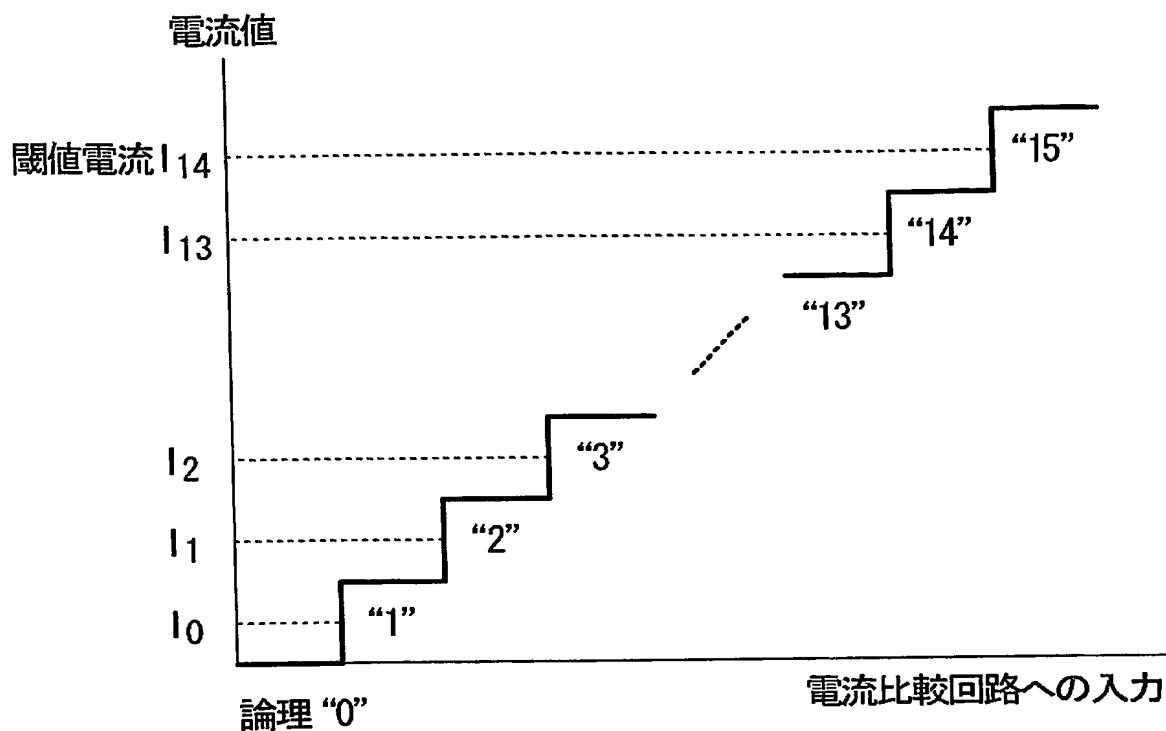
【図2】



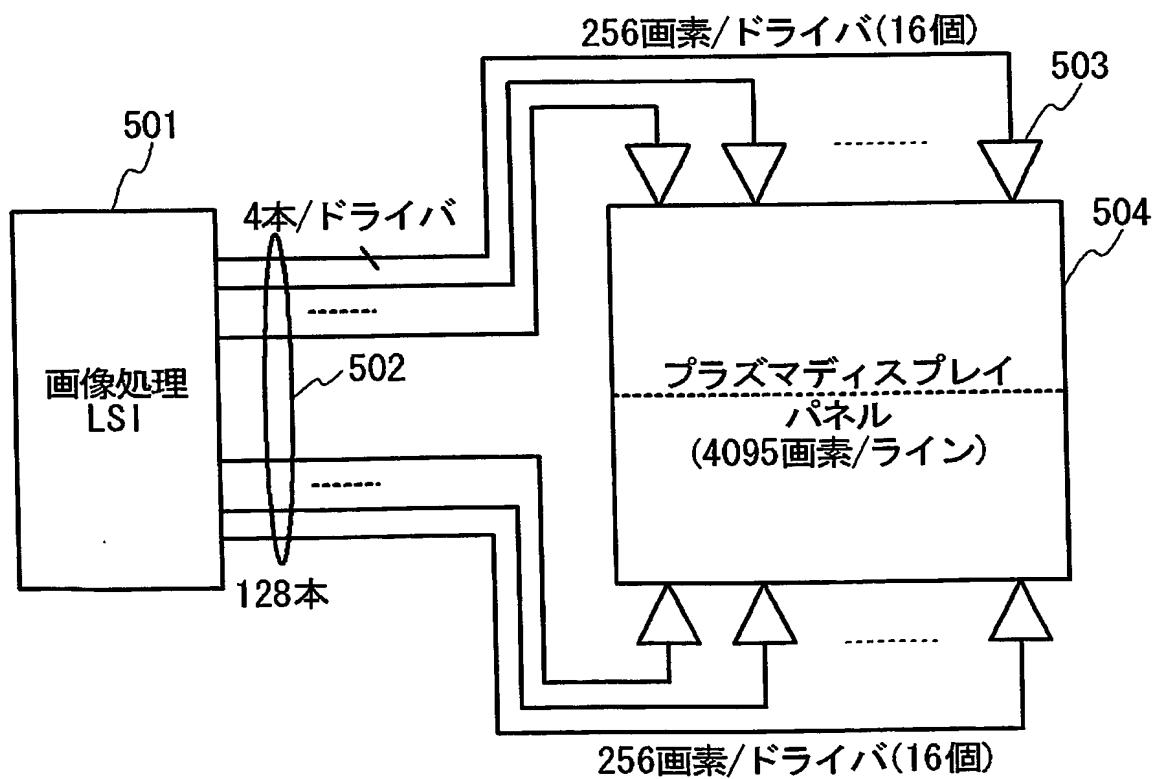
【図 3】



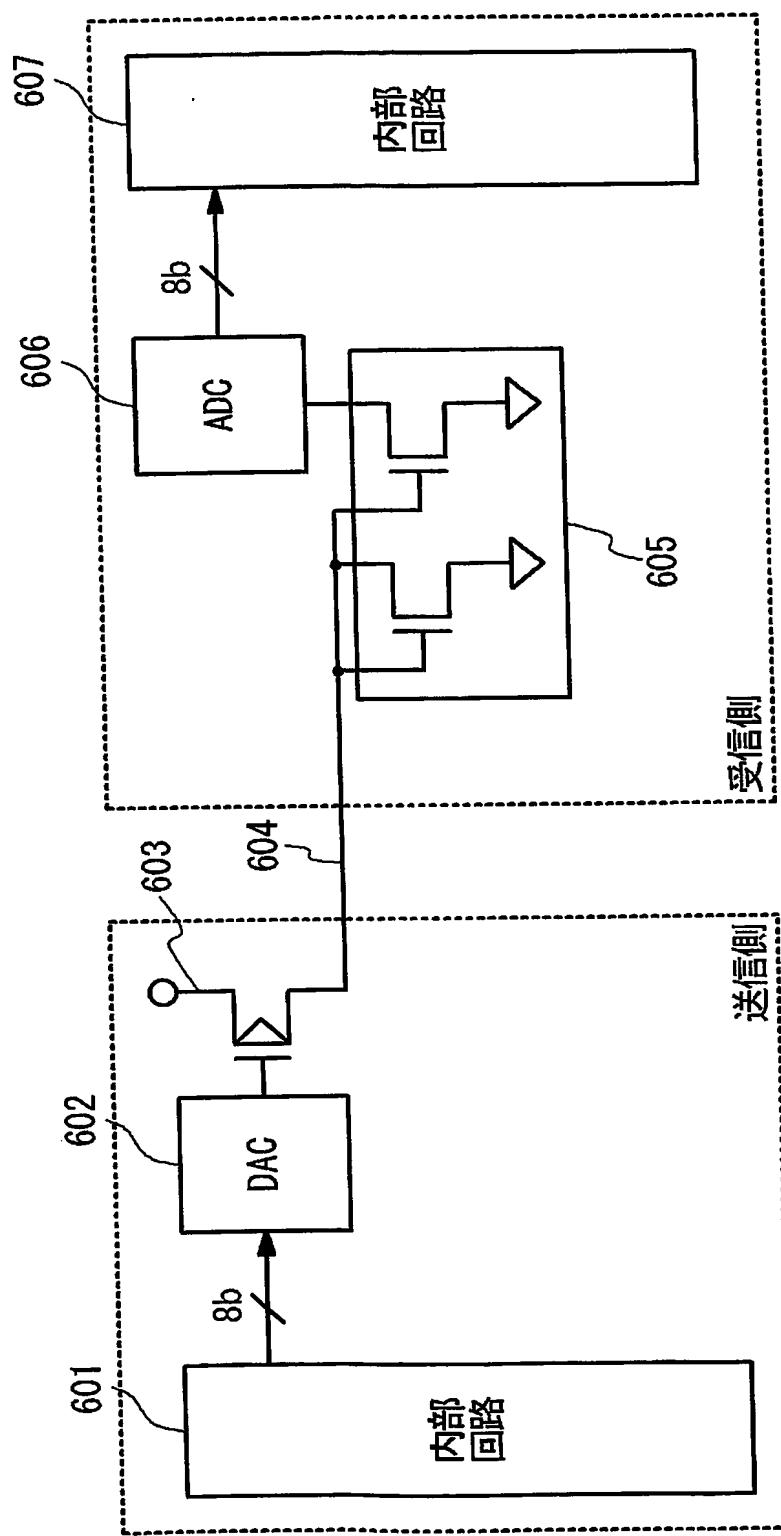
【図 4】



【図 5】



【図6】



【書類名】要約書

【要約】

【課題】 送信側においてノイズの影響を受けにくいデータ転送方法および回路を提供すること。

【解決手段】

本発明のディジタル画像処理装置のデータ転送方法は以下の手段を含む。

$n$ ビットの第一2値電圧データを $2^n$ 値の多値電流データに変換する電圧電流変換手段(101)。

多値電流データを転送するデータ転送手段(102)。

多値電流データを受信し、判別して $(2^n-1)$ ビットの2値電流データに変換する電流比較手段(103)。

2値電流データを $(2^n-1)$ ビットの第二2値電圧データに変換する電流電圧変換手段(104)。

第二2値電圧データを第一2値電圧データに復元する計数手段(105)。

【選択図】 図1

特願 2003-273258

出願人履歴情報

識別番号

[000232151]

1. 変更年月日 2002年11月 1日

[変更理由] 名称変更

住所 東京都港区芝五丁目7番1号  
氏名 NEC プラズマディスプレイ株式会社